

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-40679

(P2000-40679A)

(43)公開日 平成12年2月8日(2000.2.8)

(51)Int.Cl.⁷
H 0 1 L 21/304

識別記号
6 2 2

F I
H 0 1 L 21/304

テーマコード(参考)
6 2 2 P 5 F 0 3 3

21/3205

21/88

K

審査請求 未請求 請求項の数20 ○L (全 18 頁)

(21)出願番号 特願平10-209857

(22)出願日 平成10年7月24日(1998.7.24)

(71)出願人 000005108

株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地

(72)発明者 大橋 直史

東京都青梅市新町六丁目16番地の3 株式
会社日立製作所デバイス開発センタ内

(72)発明者 野口 純司

東京都青梅市新町六丁目16番地の3 株式
会社日立製作所デバイス開発センタ内

(74)代理人 100080001

弁理士 筒井 大和

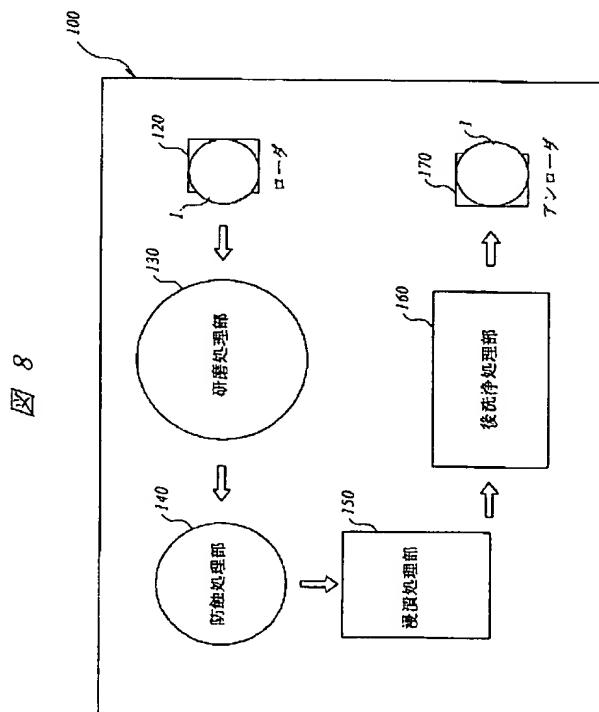
最終頁に続く

(54)【発明の名称】 半導体集積回路装置の製造方法

(57)【要約】

【課題】 化学的機械研磨(CMP)法によって形成されるメタル配線の防触技術を提供する。

【解決手段】 本発明による半導体集積回路装置の製造方法は、ウエハの主面上にCu(またはCuを主要な成分として含むCu合金など)からなるメタル層を形成した後、このメタル層を化学的機械研磨(CMP)法によって平坦化処理してメタル配線を形成する工程と、前記平坦化処理が施されたウエハの主面を防触処理して前記メタル配線の表面に疎水性保護膜を形成する工程と、前記防触処理が施されたウエハの主面を乾燥させないように液体に浸漬または湿润状態に保持する工程と、前記湿润状態に保持されたウエハの主面を後洗净する工程とを備えている。



【特許請求の範囲】

【請求項1】 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施す工程、(d) 前記防蝕処理が施された前記ウエハの前記第1主面を乾燥させないように、液体に浸漬または湿潤状態に保持する工程、(e) 前記湿潤状態に保持された前記ウエハの前記第1主面を後洗净する工程。

【請求項2】 請求項1記載の半導体集積回路装置の製造方法であって、前記(c)工程の防蝕処理は、前記

(b) 工程で前記ウエハの前記第1主面に付着した研磨スラリを機械的洗浄によって除去する工程と、前記研磨スラリが除去された前記ウエハの前記第1主面のうち、前記メタル層の表面部分に保護膜を形成する工程とを含むことを特徴とする半導体集積回路装置の製造方法。

【請求項3】 請求項2記載の半導体集積回路装置の製造方法であって、前記保護膜は、疎水性保護膜であることを特徴とする半導体集積回路装置の製造方法。

【請求項4】 請求項1記載の半導体集積回路装置の製造方法であって、前記(e)工程の後洗净は、前記

(b) 工程で前記ウエハの前記第1主面に付着した異物粒子を機械的洗浄によって除去する工程を含むことを特徴とする半導体集積回路装置の製造方法。

【請求項5】 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、銅を主要成分とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施す工程、(d) 前記防蝕処理が施された前記ウエハの前記第1主面を乾燥させないように、液体に浸漬または湿潤状態に保持する工程、(e) 前記湿潤状態に保持された前記ウエハの前記第1主面を後洗净する工程。

【請求項6】 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施す工程、(d) 前記防蝕処理が施された前記ウエハの前記第1主面を乾燥させないように、遮光されたウエハ保管部において、液体に浸

漬または湿潤状態に保持する工程。

【請求項7】 請求項6記載の半導体集積回路装置の製造方法であって、前記ウエハ保管部は、照度が500ルクス以下となるように遮光されていることを特徴とする半導体集積回路装置の製造方法。

【請求項8】 請求項6記載の半導体集積回路装置の製造方法であって、前記ウエハ保管部は、照度が300ルクス以下となるように遮光されていることを特徴とする半導体集積回路装置の製造方法。

10 【請求項9】 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理の直後に、前記平坦化処理が施された前記ウエハの前記第1主面を乾燥させる工程。

20 【請求項10】 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理が施された前記ウエハの前記第1主面を、遮光された後洗净部において後洗净する工程。

30 【請求項11】 請求項10記載の半導体集積回路装置の製造方法であって、前記(c)工程の後洗净は、アルカリ性または弱アルカリ性の薬液の存在下で、前記ウエハの前記第1主面に機械的な摩擦を加えることによって、異物粒子を除去する工程を含むことを特徴とする半導体集積回路装置の製造方法。

【請求項12】 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施す工程、(d) 前記防蝕処理が施された前記ウエハの前記第1主面を後洗净する工程。

40 【請求項13】 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、銅を主要成分とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理が施された前記ウエハの前記第1主面を後洗净する工程。

50

記第1主面に防蝕処理を施すことによって、平坦化された前記メタル層の表面に疎水性の保護膜を形成する工程。

【請求項14】以下の工程を含むことを特徴とする半導体集積回路装置の製造方法：

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を、枚葉処理による化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理が施された前記ウエハの前記第1主面を、遮光された後洗浄部において後洗浄する工程。

【請求項15】以下の工程を含むことを特徴とする半導体集積回路装置の製造方法：

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を、枚葉処理による化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施す工程、(d) 前記防蝕処理が施された前記ウエハの前記第1主面を後洗浄する工程。

【請求項16】以下の工程を含むことを特徴とする半導体集積回路装置の製造方法：

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施す工程、(d) 前記防蝕処理が施された前記ウエハの前記第1主面を乾燥させないように、電気化学的腐蝕反応が実質的に進行しない程度の低温に保持されたウエハ保管部において、液体に浸漬または湿潤状態に保持する工程。

【請求項17】以下の工程を含むことを特徴とする半導体集積回路装置の製造方法：

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施すことによって、前記平坦化処理が施された前記メタル層の表面に保護膜を形成する工程。

【請求項18】請求項17記載の半導体集積回路装置の製造方法であって、前記(c)工程の防蝕処理は、前記(b)工程で前記ウエハの前記第1主面に付着した酸化剤が実質的に作用しない条件下で行われることを特徴とする半導体集積回路装置の製造方法。

【請求項19】請求項17記載の半導体集積回路装置

の製造方法であって、前記保護膜は、疎水性保護膜であることを特徴とする半導体集積回路装置の製造方法。

【請求項20】以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を、枚葉処理による化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施す工程、(d) 前記防蝕処理が施された前記ウエハの前記第1主面を乾燥させないように、液体に浸漬または湿潤状態に保持する工程、(e) 前記湿潤状態に保持された前記ウエハの前記第1主面を後洗浄する工程。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体集積回路装置の製造技術に関し、特に、化学的機械研磨(Chemical Mechanical Polishing; CMP)法によって形成されるメタル配線の防蝕に適用して有効な技術に関する。

【0002】

【従来の技術】特開平7-135192号公報は、化学的機械的研磨、ウエハ反転待機、物理洗浄、薬液洗浄(スピニ洗浄)、リンスに至る一連の工程をウエハを乾燥させずに行うことによって、研磨処理後のパーティクルレベルの低減を図った研磨後処理方法を開示している。この方法に用いる研磨装置は、研磨ユニット内のウエハマウント部をウエハの湿潤保持が可能な構成とし、また研磨ユニット、洗浄ユニット、リンス/乾燥ユニット間の搬送にはユニット間湿潤搬送機構を用い、洗浄ユニット内の各洗浄室間の搬送にはユニット内湿潤搬送機構を用いている。

【0003】工業調査会発行の「電子材料」、1996年5月号、p53は、ウエハ供給部、研磨部、ウエハ取り出し部およびドレスユニットから構成された酸化膜用CMP装置を開示している。ウエハは、ロードカセットから搬送ロボットによって研磨部に運ばれて研磨処理に付される。研磨後のウエハは、その表面が純水でスクラブ洗浄され、アンロードカセットに収納された後、水中で保管される。

【0004】同じく「電子材料」、1996年5月号、p62は、研磨工程から後洗浄(研磨の際の砥粒などの不所望なパーティクルをウエハ表面から除去すること)一つの目的とする洗浄で、一般にウエハ表面が自然乾燥する前に行われるもの)工程へのウエハの移送を水中保管で行う技術を開示している。

【0005】また、同じく「電子材料」、1996年5月号、p33は、一次研磨用の研磨盤(プラテン)、二次研磨(またはバフ研磨)用の研磨盤、研磨後のウエハを水、ブラシで洗浄するクリーンステーションおよびウ

エハを水没状態で保持するアンローダを備えたCMP装置を開示している。

【0006】

【発明が解決しようとする課題】従来、LSIのメタル配線は、シリコン基板(ウエハ)上にスパッタリング法を用いてアルミニウム(A1)合金膜やタングステン(W)膜などのメタル膜を堆積した後、フォトレジスト膜をマスクにしたドライエッティングでこのメタル膜をパターニングする、という方法によって形成されていた。

【0007】しかし、近年のLSIの高集積化により、上記した方法では配線幅の微細化による配線抵抗の増大が顕著となり、特に高性能なロジックLSIにおいては、その性能を阻害する大きな要因となりつつある。そこで最近では、電気抵抗がA1合金の約半分程度で、しかもエレクトロマイグレーション耐性がA1合金よりも1桁程度高い銅(Cu)を使った配線が注目されている。

【0008】Cuはそのハロゲン化合物の蒸気圧が低く、従来のドライエッティングによる加工では配線形成が困難なことから、シリコン基板上の絶縁膜にあらかじめ溝を形成しておき、この溝の内部を含む絶縁膜上にCu膜を堆積した後、溝の外部の不要なCu膜を化学的機械研磨(CMP)法でポリッシュバックして溝の内部に残す配線形成プロセス(いわゆるダマシングプロセス)の導入が進められている。

【0009】ところが、CMP法でCu膜を研磨すると、研磨スラリに添加されている酸化剤の作用によってCuの一部が溶出し、Cu配線の一部が腐蝕してオープン不良やショート不良を引き起こすことがある。

【0010】このようなCu配線の腐蝕は、シリコン基板に形成されたpn接合(例えば拡散抵抗素子、MOSトランジスタのソース、ドレイン、バイポーラトランジスタのコレクタ、ベース、エミッタなど)のp型拡散層に接続されたCu配線において特徴的に発生する。また、Cu配線ほど顕著ではないが、他のメタル材料(例えばW、A1合金など)をCMP法で研磨することによってメタル配線を形成したり、上下の配線間を接続するスルーホールにメタル材料(プラグ)を埋め込んだりする場合においても、これらのメタル配線やプラグがpn接合に接続されていると、上記した理由が原因で腐蝕が発生することがある。

【0011】図14(a)は、pn接合の起電力発生機構を示すモデル図、同図(b)は、pn接合の光照射時と暗時のI-V特性を示すグラフ、図15は、Cu配線の腐蝕発生機構を示すモデル図である。

【0012】図14(a)に示すように、シリコン基板に形成されたpn接合に光が入射すると、シリコンの光起電力効果によってp側が+、n側が-の外部電圧(～0.6V)が発生し、同図(b)に示すように、pn接合のI-V特性がシフトする結果、図15に示すように、

pn接合のp側(+側)に接続されたCu配線-pn接合-pn接合のn側(-側)に接続されたCu配線-ウエハ表面に付着した研磨スラリによって形成される閉回路に短絡電流が流れ、pn接合のp側(+側)に接続されたCu配線の表面からCu²⁺イオンが解離して電気化学的腐蝕(電解腐蝕)を引き起こす。

【0013】図16は、電圧印加時におけるスラリ濃度(%)とCuのエッティング(溶出)速度との関係を示すグラフである。図示のように、スラリ濃度が100%のときにはCuの溶出速度は比較的小さいが、研磨スラリがある程度水で希釈されると急激に溶出速度が増大することが判る。以上のことから、研磨スラリまたは水で希釈された研磨スラリ液がシリコンウエハの表面に付着している状態でpn接合に光が入射すると、Cuの溶出が顕著になって電解腐蝕が引き起こされるといえる。具体的には、研磨工程から後洗净工程へ搬送される途中や待機時などにおいて、ウエハの表面に光が入射すると、pn接合のp型拡散層に接続されたCu配線に電解腐蝕が発生する。

【0014】本発明の目的は、CMP法を使って形成されるメタル配線の腐蝕を防止することのできる技術を提供することにある。

【0015】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0016】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0017】本発明の半導体集積回路装置の製造方法は、ウエハの主面上にメタル層(導電層)を形成した後、このメタル層を化学的機械研磨(CMP)法によって平坦化処理(このようなメタル層を平坦化するいわゆるCMP技術は、標準的な研磨パッドと浮遊砥粒によるものその他、固定砥粒によるもの、またそれらの中間的なものを含む。また、平坦化はダマシン、デュアルダマシンなどの埋め込み配線技術だけでなく、メタルプラグを埋め込むためのメタルCMPなどを含む)ことにより、メタル配線を形成する工程と、前記平坦化処理が施された前記ウエハの前記主面を前洗净(研磨の際の酸化剤などの不所望な薬品をウエハ表面から除去することを一つの目的とする洗净で、研磨の直後に行われるもの)として防食処理(防食処理とは、前記洗净工程自体またはその下位工程で、メタルの表面に疎水性保護膜を形成することを主な目的とする。直後に洗净しながら防食処理することが望ましい。直後とは一般に、研磨後ウエハ表面が乾燥する前、または残留する酸化剤などでメタルが腐食される前を意味する。この防食処理によってメタル配線の電気化学的腐蝕を相当程度防止することができる)。

電気化学的腐食とは、ウエハのパターンを構成するメタ

ル、p-n接合、メタル、研磨液成分からなる閉回路の形成による電池作用を伴うメタルの腐食をいう)を施して前記メタル配線の表面に疎水性保護膜を形成する工程と、前記防食処理が施されたウエハの主面を乾燥させないように液体に浸漬または湿润状態に保持する工程(すなわち湿润保管である。湿润保管は一般には純水などに浸漬、純水シャワーの供給またはその飽和蒸気雰囲気かで乾燥を防止した状態で保持または移送することをいう)と、前記湿润状態に保持されたウエハの主面を後洗净する工程(研磨の際の砥粒などの不所望なパーティクルをウエハ表面から除去することを一つの目的とする洗净で、一般に表面が乾燥する前に行われる。一般にブラシなどによるスクラブ洗净などの機械的洗净と薬液などによる弱いエッティングを併用することが多い)を備えている。

【0018】上記した発明以外の本願発明の概要を簡単に項分けして記載すれば、以下の通りである。すなわち、

1. 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施す工程、(d) 前記防蝕処理が施された前記ウエハの前記第1主面を乾燥させないように、液体に浸漬または湿润状態に保持する工程、

(e) 前記湿润状態に保持された前記ウエハの前記第1主面を後洗净する工程。

【0019】2. 前記第1項において、前記(c)工程の防蝕処理は、前記(b)工程で前記ウエハの前記第1主面に付着した研磨スラリを機械的洗净によって除去する工程と、前記研磨スラリが除去された前記ウエハの前記第1主面のうち、前記メタル層の表面部分に保護膜を形成する工程とを含むことを特徴とする半導体集積回路装置の製造方法。

【0020】3. 前記第2項において、前記保護膜は、疎水性保護膜であることを特徴とする半導体集積回路装置の製造方法。

【0021】4. 前記第1項において、前記(e)工程の後洗净は、前記(b)工程で前記ウエハの前記第1主面に付着した異物粒子を機械的洗净によって除去する工程を含むことを特徴とする半導体集積回路装置の製造方法。

【0022】5. 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、銅を主要成分とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記

第1主面を化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施す工程、(d) 前記防蝕処理が施された前記ウエハの前記第1主面を乾燥させないように、液体に浸漬または湿润状態に保持する工程、(e) 前記湿润状態に保持された前記ウエハの前記第1主面を後洗净する工程。

【0023】6. 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施す工程、(d) 前記防蝕処理が施された前記ウエハの前記第1主面を乾燥させないように、遮光されたウエハ保管部において、液体に浸漬または湿润状態に保持する工程。

【0024】7. 前記第6項において、前記ウエハ保管部は、照度が500ルクス以下となるように遮光されていることを特徴とする半導体集積回路装置の製造方法。

【0025】8. 前記第6項において、前記ウエハ保管部は、照度が300ルクス以下となるように遮光されていることを特徴とする半導体集積回路装置の製造方法。

【0026】9. 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理の直後に、前記平坦化処理が施された前記ウエハの前記第1主面を乾燥させる工程。

【0027】10. 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b) 前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c) 前記平坦化処理が施された前記ウエハの前記第1主面を、遮光された後洗净部において後洗净する工程。

【0028】11. 前記第10項において、前記(c)工程の後洗净は、アルカリ性または弱アルカリ性の薬液の存在下で、前記ウエハの前記第1主面に機械的な摩擦を加えることによって、異物粒子を除去する工程を含むことを特徴とする半導体集積回路装置の製造方法。

【0029】12. 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1

主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b)前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c)前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施す工程、(d)前記防蝕処理が施された前記ウエハの前記第1主面を後洗净する工程。

【0030】13. 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、銅を主な構成要素とするメタル層を形成する工程、(b)前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c)前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施すことによって、平坦化された前記メタル層の表面に疎水性の保護膜を形成する工程。

【0031】14. 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b)前記メタル層が形成された前記ウエハの前記第1主面を、枚葉処理による化学的機械研磨法によって平坦化処理する工程、(c)前記平坦化処理が施された前記ウエハの前記第1主面を、遮光された後洗净部において後洗净する工程。

【0032】15. 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b)前記メタル層が形成された前記ウエハの前記第1主面を、枚葉処理による化学的機械研磨法によって平坦化処理する工程、(c)前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施す工程、(d)前記防蝕処理が施された前記ウエハの前記第1主面を後洗净する工程。

【0033】16. 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b)前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c)前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施す工程、(d)前記防蝕処理が施された前記ウエハの前記第1主面を乾燥させないように、電気化学的腐蝕反応が実質的に進行しない程度の低温に保持されたウエハ保管部において、液体に浸漬または湿润状態に保持する工程。

【0034】17. 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b)前記メタル層が形成された前記ウエハの前記第1主面を化学的機械研磨法によって平坦化処理する工程、(c)前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施すことによって、前記平坦化処理が施された前記メタル層の表面に保護膜を形成する工程。

【0035】18. 前記第17項において、前記(c)工程の防蝕処理は、前記(b)工程で前記ウエハの前記第1主面に付着した酸化剤が実質的に作用しない条件下で行われることを特徴とする半導体集積回路装置の製造方法。

【0036】19. 前記第17項において、前記保護膜は、疎水性保護膜であることを特徴とする半導体集積回路装置の製造方法。

【0037】20. 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体集積回路のパターンを有するウエハの第1主面上に、メタルを主な構成要素とするメタル層を形成する工程、(b)前記メタル層が形成された前記ウエハの前記第1主面を、枚葉処理による化学的機械研磨法によって平坦化処理する工程、(c)前記平坦化処理が施された前記ウエハの前記第1主面に防蝕処理を施す工程、(d)前記防蝕処理が施された前記ウエハの前記第1主面を乾燥させないように、液体に浸漬または湿润状態に保持する工程、(e)前記湿润状態に保持された前記ウエハの前記第1主面を後洗净する工程。

【0038】さらに、その他の発明の概要を項分けして記載すれば、以下のとおりである。

【0039】21. 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体基板の主面に複数の半導体素子を形成する工程、(b)前記複数の半導体素子の上部に絶縁膜を介してメタル層を形成する工程、(c)前記メタル層を化学的機械研磨法によって平坦化処理することにより、前記複数の半導体素子と電気的に接続された複数のメタル配線を形成する工程、(d)前記メタル配線の表面に防蝕処理を施す工程、(e)前記防蝕処理が施された前記メタル配線の表面を乾燥させないように、液体に浸漬または湿润状態に保持する工程、(f)前記湿润状態に保持された前記メタル配線の表面を後洗净する工程。

【0040】22. 前記第20項において、前記(d)工程の防蝕処理は、前記メタル配線の表面に付着した研磨スラリを機械的洗净によって除去する工程と、前記研磨スラリが除去された前記メタル発明の表面に保護膜を形成する工程とを含むことを特徴とする半導体集積回路装置の製造方法。

【0041】23. 前記第22項において、前記保護膜は、疎水性保護膜であることを特徴とする半導体集積回

路装置の製造方法。

【0042】24. 前記第20項において、前記複数の半導体素子はp-n接合を含み、複数のメタル配線の一部は、前記p-n接合の一方と電気的に接続され、前記複数のメタル配線の他の一部は、前記p-n接合の他方と電気的に接続されていることを特徴とする半導体集積回路装置の製造方法。

【0043】25. 前記第20項において、前記メタル配線は、メタルプラグを含んでいることを特徴とする半導体集積回路装置の製造方法。

【0044】26. 前記第20項において、前記メタル層は、少なくとも銅を含んでいることを特徴とする半導体集積回路装置の製造方法。

【0045】27. 前記第20項において、前記防蝕処理が施された前記メタル配線の表面を乾燥させないように、遮光されたウエハ保管部において、前記液体に浸漬または湿潤状態に保持することを特徴とする半導体集積回路装置の製造方法。

【0046】28. 前記第27項において、前記ウエハ保管部は、照度が500ルクス以下となるように遮光されていることを特徴とする半導体集積回路装置の製造方法。

【0047】29. 前記第27項において、前記ウエハ保管部は、照度が300ルクス以下となるように遮光されていることを特徴とする半導体集積回路装置の製造方法。

【0048】30. 前記第27項において、前記ウエハ保管部は、照度が100ルクス以下となるように遮光されていることを特徴とする半導体集積回路装置の製造方法。

【0049】31. 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体基板の正面に複数の半導体素子を形成する工程、(b) 前記複数の半導体素子の上部に絶縁膜を介してメタル層を形成する工程、(c) 前記メタル層を化学的機械研磨法によって平坦化処理することにより、前記複数の半導体素子と電気的に接続された複数のメタル配線を形成する工程、(d) 前記平坦化処理が施された前記メタル配線の表面を、遮光された後洗净部において後洗净する工程。

【0050】32. 前記第31項において、前記メタル層は、少なくとも銅を含んでいることを特徴とする半導体集積回路装置の製造方法。

【0051】33. 以下の工程を含むことを特徴とする半導体集積回路装置の製造方法；

(a) 半導体基板の正面に複数の半導体素子を形成する工程、(b) 前記複数の半導体素子の上部に絶縁膜を介してメタル層を形成する工程、(c) 前記メタル層を化学的機械研磨法によって平坦化処理することにより、前記複数の半導体素子と電気的に接続された複数のメタル

配線を形成する工程、(d) 前記平坦化処理の直後に、前記平坦化処理が施された前記メタル配線の表面を乾燥させる工程。

【0052】34. 前記第33項において、前記メタル層は、少なくとも銅を含んでいることを特徴とする半導体集積回路装置の製造方法。

【0053】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。また、以下の実施の形態では、特に必要なとき以外は同一または同様な部分の説明を原則として繰り返さない。

【0054】さらに、以下の実施の形態では、便宜上その必要があるときは、複数のセクションまたは実施の形態に分割して説明するが、特に明示した場合を除き、それらは互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明などの関係にある。また、以下の実施の形態において、要素の数など

(個数、数値、量、範囲などを含む)に言及する場合、

特に明示したときおよび原理的に明らかに特定の数に限定されるときを除き、その特定の数に限定されるものではなく、特定の数以上でも以下でもよい。さらに、以下の実施の形態において、その構成要素(要素ステップなどを含む)は、特に明示した場合および原理的に明らかに必須であると考えられる場合を除き、必ずしも必須のものではないことはいうまでもない。

【0055】同様に、以下の実施の形態において、構成要素などの形態、位置関係などに言及するときは、特に明示した場合および原理的に明らかにそうでないと考えられる場合を除き、実質的にその形態などに近似または類似するものなどを含むものとする。このことは、上記数値および範囲についても同様である。

【0056】また、本願において以下の用語は、以下のようない意味を有するものと解釈される。

【0057】メタルCMP：パターンが形成されたウエハの表面側を研磨液の化学作用と機械的研磨によって主にメタルなどからなる表面を平坦化すること(ダマシング、デュアルダマシングなど、浮遊砥粒を用いるものほか、固定砥粒を用いるものも含む)。

【0058】直後：メタルCMPの工程において、研磨後ウエハ表面が自然に乾燥する前、または残留する酸化剤などでメタルが腐食される前。

【0059】前洗净：研磨の際の酸化剤などの不所望な薬品をウエハ表面から除去することを一つの目的とする洗净で、研磨の直後に行われるもの。

【0060】防食処理：上記前洗净の下位工程において、メタルの表面に防水性保護膜を形成する処理。

【0061】湿潤処理：純水などに浸漬、純水シャワーの供給またはその飽和雰囲気において乾燥を防止した状

態で保持すること。

【0062】後洗净：研磨の際の砥粒などの不所望なパーティクルをウエハ表面から除去することを一つの目的とする洗净で、一般に表面が自然乾燥する前に行われるもの。

【0063】電気化学的腐食：ウエハのパターンを構成するメタル、p n接合、メタル、研磨液成分からなる閉回路の形成による電池作用に起因する上記メタルの腐食。

【0064】機械的洗净：スクラブブラシなどで表面を摩擦して行う洗净をいう。

【0065】さらに、本願でウエハというときは、単結晶シリコンウエハだけでなく、シリコンエピタキシャルウエハ、絶縁基板上に1つまたは複数のエピタキシャル領域を形成したものなどを含み、半導体集積回路装置というときは、上記した各種ウエハ上に作られるものだけでなく、特にそうでない旨明示された場合を除き、TFT液晶などの他の基板上に作られるものも含むものとする。

【0066】(実施の形態1) 本発明の一実施の形態であるMOS-LSIの製造方法を図1～図11を用いて工程順に説明する。

【0067】まず、図1に示すように、例えばp型の単結晶シリコンからなる半導体基板(ウエハ)1を用意し、周知のイオン打ち込みと選択酸化(LOCOS)法とによってその正面にn型ウエル2n、p型ウエル2pおよびフィールド酸化膜3を形成した後、n型ウエル2n、p型ウエル2pのそれぞれの表面を熱酸化してゲート酸化膜4を形成する。

【0068】次に、図2に示すように、n型ウエル2n、p型ウエル2pのそれぞれのゲート酸化膜4上にゲート電極5を形成した後、p型ウエル2pにn型不純物(例えばリン)をイオン打ち込みしてソース、ドレイン(n型半導体領域6)を形成し、n型ウエル2nにp型不純物(例えばホウ素)をイオン打ち込みしてソース、ドレイン(p型半導体領域7)を形成することにより、nチャネル型MISFET(Qn)およびpチャネル型MISFET(Qp)を形成する。次に、図3に示すように、半導体基板1上にCVD法で酸化シリコン膜8を堆積した後、フォトレジスト膜をマスクにして酸化シリコン膜8をドライエッティングすることにより、nチャネル型MISFET(Qn)のソース、ドレイン(n型半導体領域6)の上部にコンタクトホール9を形成し、pチャネル型MISFET(Qp)のソース、ドレイン(p型半導体領域7)の上部にコンタクトホール10を形成する。

【0069】次に、図4に示すように、酸化シリコン膜8の上部に第1層目のW配線11～16を形成し、次いでこれらのW配線11～16の上部にCVD法で酸化シリコン膜を堆積して第1層目の層間絶縁膜17を形成し

た後、フォトレジスト膜をマスクにしてドライエッティングで層間絶縁膜17にスルーホール18～21を形成する。第1層目のW配線11～16は、例えばコンタクトホール9、10の内部を含む酸化シリコン膜8の上部にCVD法(またはスペッタリング法)でW膜を堆積した後、フォトレジスト膜をマスクにしてドライエッティングでこのW膜をバーニングすることにより形成する。

【0070】次に、図5に示すように、スルーホール18～21の内部にプラグ22を形成し、次いで層間絶縁膜17の上部にCVD法で酸化シリコン膜23を堆積した後、フォトレジスト膜をマスクにしてドライエッティングで酸化シリコン膜23に凹溝24～26を形成する。プラグ22は、スルーホール18～21の内部を含む層間絶縁膜17の上部にCVD法でW膜を堆積した後、このW膜をエッチバック(または後述するCMP法で研磨)することにより形成する。

【0071】次に、図6に示すように、凹溝24～26の内部を含む酸化シリコン膜23の上部に、例えば低圧長距離スペッタリング法を用いてCu膜(またはCuを主要な成分として含むCu合金膜など)27を堆積する。なお、凹溝24～26のアスペクト比が大きいために、スペッタリング法ではその内部にCu膜27を十分に埋め込むことが困難な場合には、Cu膜27の堆積後に半導体基板1を熱処理し、Cu膜27をリフローさせて凹溝24～26の内部に流し込むようにしてもよい。あるいはスペッターリフロー法よりもステップカバレージの良いCVD法や電気メッキ法でCu膜27を成膜してもよい。

【0072】次に、図7に示すように、上記Cu膜27を以下に説明するCMP法で研磨してその表面を平坦化することにより、凹溝24～26の内部に第2層目のCu配線28～30を形成する。図8は、上記Cu膜27の研磨に用いる枚葉式のCMP装置100を示す概略図である。このCMP装置100は、表面にCu膜27が形成されたウエハ1を複数枚収容するローダ120、Cu膜27を研磨、平坦化する研磨処理部130、研磨が終了したウエハ1の表面に防蝕処理を施す防蝕処理部140、防蝕処理が終了したウエハ1を後洗净するまでの間、その表面が乾燥しないように維持しておく浸漬処理部150、防蝕処理が終了したウエハ1を後洗净する後洗净処理部160および後洗净が終了したウエハ1を複数枚収容するアンローダ170を備えている。

【0073】図9に示すように、CMP装置100の研磨処理部130は、上部が開口された筐体101を有しており、この筐体101に取り付けられた回転軸102の上端部には、モータ103によって回転駆動される研磨盤(プラテン)104が取り付けられている。この研磨盤104の表面には、多数の気孔を有する合成樹脂を均一に貼り付けて形成した研磨パッド105が取り付けられている。

【0074】また、この研磨処理部130は、ウエハ1を保持するためのウエハキャリア106を備えている。ウエハキャリア106を取り付けた駆動軸107は、ウエハキャリア106と一体となってモータ（図示せず）により回転駆動され、かつ研磨盤104の上方で上下動されるようになっている。

【0075】ウエハ1は、ウエハキャリア106に設けられた真空吸着機構（図示せず）により、その主面すなわち被研磨面を下向きとしてウエハキャリア106に保持される。ウエハキャリア106の下端部には、ウエハ1が収容される凹部106aが形成されており、この凹部106a内にウエハ1を収容すると、その被研磨面がウエハキャリア106の下端面とほぼ同一か僅かに突出した状態となる。

【0076】研磨盤104の上方には、研磨パッド105の表面とウエハ1の被研磨面との間に研磨スラリ（S）を供給するためのスラリ供給管108が設けられており、その下端から供給される研磨スラリ（S）によってウエハ1の被研磨面が化学的および機械的に研磨される。研磨スラリ（S）としては、例えばアルミナなどの砥粒と過酸化水素水または硝酸第二鉄水溶液などの酸化剤とを主成分とし、これらを水に分散または溶解させたものが使用される。

【0077】また、この研磨処理部130は、研磨パッド105の表面を整形（ドレッシング）するための工具であるドレッサ109を備えている。このドレッサ109は、研磨盤104の上方で上下動する駆動軸110の下端部に取り付けられ、モータ（図示せず）により回転駆動されるようになっている。

【0078】ドレッシングは、何枚かのウエハ1の研磨作業が終了した後（バッチ処理）、または1枚のウエハ1の研磨作業が終了する毎に行われる（枚葉処理）。あるいは研磨と同時にドレッシングを行うようにしてもよい。例えばウエハ1がウエハキャリア106によって研磨パッド105に押し付けられ、所定の時間研磨が行われると、ウエハキャリア106が上方に退避移動される。次いで、ドレッサ109が下降移動して研磨パッド105に押し付けられ、その表面が所定の時間ドレッシングされた後、ドレッサ109が上方に退避移動される。引き続いて他のウエハ1がウエハキャリア106に取り付けられ、上記の研磨工程が繰り返される。このようにしてウエハ1が研磨された後、研磨盤104の回転が停止されることによって研磨作業が終了する。

【0079】研磨が終了したウエハ1は、防蝕処理部140において、その表面に防蝕処理が施される。防蝕処理部140は、上記した研磨処理部130の構成と類似した構成になっており、ここでは、まず研磨盤（プラテン）の表面に取り付けた研磨パッドにウエハ1の主面が押し付けられて研磨スラリが機械的に除去された後、例えばベンゾトリアゾール（BTA）などの防蝕剤を含

だ薬液がウエハ1の主面に供給されることによって、ウエハ1の主面に形成された前記Cu配線28～30の表面部分に疎水性保護膜が形成される。

【0080】酸化剤を含んだ研磨スラリ中など、不所望な薬品をウエハ1の表面から機械的に除去することを目的として行われる上記の前洗浄は、研磨作業の終了直後に行なうことが望ましい。すなわち、研磨作業が終了したウエハ1の表面が自然乾燥したり、ウエハ1の表面に残った研磨スラリ中の酸化剤によって、Cu配線28～30の電気化学的腐蝕反応が実質的に開始されたりする前に行なうことが望ましい。

【0081】研磨スラリの機械的洗浄（前洗浄）は、例えばナイロンブラシのようなスクラップラシを使ってウエハ1の表面を摩擦しながら純水洗浄することによって行なうこともできる。また、前洗浄後の防蝕処理に際しては、必要に応じて純水スクラップ洗浄、純水超音波洗浄、純水流洗浄または純水スピノン洗浄などを防蝕処理に先行または並行して行なうことにより、研磨処理部130でウエハ1の主面に付着した研磨スラリ中の酸化剤を十分に除去し、酸化剤が実質的に作用しない条件下で疎水性の保護膜を形成するようにする。

【0082】防蝕処理が終了したウエハ1は、その表面の乾燥を防ぐために、浸漬処理部150に一時的に保管される。浸漬処理部150は、防蝕処理が終了したウエハ1を後洗浄するまでの間、その表面が乾燥しないよう維持するためのもので、例えば純水をオーバーフローさせた浸漬槽（ストッカ）の中に所定枚数のウエハ1を浸漬させて保管する構造になっている。このとき、Cu配線28～30の電気化学的腐蝕反応が実質的に進行しない程度の低温に冷却した純水を浸漬槽に供給することにより、Cu配線28～30の腐蝕をより一層確実に防止することができる。

【0083】ウエハ1の乾燥防止は、例えば純水シャワーの供給など、少なくともウエハ1の表面を湿潤状態に保持することのできる方法であれば、上記した浸漬槽中の保管以外の方法で行なってよい。なお、前述した研磨処理と防蝕処理とを枚葉方式で行なう場合において、これらの処理と後述する後洗浄処理とが同じタイミングで進行するときには、上記浸漬槽での保管は必ずしも必要ではなく、防蝕処理が終了したウエハ1を直ちに後洗浄処理部160へ搬送してもよいが、この場合でも搬送中のウエハ1の乾燥を防ぐために、例えば純水浸漬や純水シャワーの供給などの方法によって、ウエハ1の表面を湿潤状態に保ちながら移送することが望ましい。

【0084】後洗浄処理部160へ搬送されたウエハ1は、その表面の湿潤状態が保たれた状態で直ちに後洗浄に付される。ここでは、酸化剤を中和するためにアノモニア水などの弱アルカリ薬液を供給しながら、ウエハ1の表面をスクラップ洗浄（またはブラシ洗浄）した後、フッ酸水溶液をウエハ1の表面に供給してエターナリングによ

る異物粒子（パーティクル）の除去を行う。また、上記のスクラップ洗浄に先行または並行して、ウエハ1の表面を純水スクラップ洗浄、純水超音波洗浄、純水流洗浄または純水スピンドル洗浄したり、ウエハ1の裏面を純水スクラップ洗浄したりしてもよい。

【0085】上記後洗浄処理が終了したウエハ1は、純水リノンおよびスピンドライの後、乾燥した状態でアンローダ170に収容され、複数枚単位で一括して次工程へ搬送される。

【0086】以下、Cu配線形成後のプロセスを簡単に説明すると、まず図10に示すように、第2層目のCu配線28～30の上部にCVD法で酸化シリコン膜を堆積して第2層目の層間絶縁膜31を形成し、次いでフォトレジスト膜をマスクにしたドライエッティングで層間絶縁膜31にスルーホール32～34を形成した後、スルーホール32～34の内部にW膜からなるプラグ35を埋め込む。続いて、層間絶縁膜31の上部にCVD法で酸化シリコン膜36を堆積した後、酸化シリコン膜36に形成した凹溝37～39の内部に第3層目のCu配線40～42を形成する。プラグ35および第3層目のCu配線40～42は、それぞれ前記プラグ22および第2層目のCu配線28～30と同様の方法で形成する。

【0087】その後、図11に示すように、Cu配線40～42の上部にCVD法で酸化シリコン膜と窒化シリコンとを堆積してパッシベーション膜43を形成することにより、CMOS-ロジックLSIが完成する。

【0088】(実施の形態2) 図12は、本実施形態において、Cu配線の形成に用いる枚葉式のCMP装置100の概略図である。このCMP装置100は、表面にCu膜が形成されたウエハ1を複数枚収容するローダ120、Cu膜を研磨、平坦化して配線を形成する研磨処理部130、研磨が終了したウエハ1の表面に防蝕処理を施す防蝕処理部140、防蝕処理が終了したウエハ1を後洗浄するまでの間、その表面が乾燥しないように維持しておく浸漬処理部150、防蝕処理が終了したウエハ1を後洗浄する後洗浄処理部160および後洗浄が終了したウエハ1を複数枚収容するアンローダ170を備えており、前記実施の形態1と同様の手順に従って、研磨、防蝕、浸漬および後洗浄の各処理がウエハ1に対して施されるようになっている。

【0089】また、このCMP装置100は、防蝕処理が終了したウエハ1の表面乾燥を防ぐための浸漬処理部(ウエハ保管部)150を遮光構造にし、保管中のウエハ1の表面に照明光などが照射されないようにすることで、光起電力効果による短絡電流の発生を防ぐようしている。浸漬処理部150を遮光構造にするには、具体的には浸漬槽(ストッカ)の周囲を遮光シートなどで被覆することによって、浸漬槽(ストッカ)の内部の照度を少なくとも500ルクス以下、好ましくは300ルクス以下、さらに好ましくは100ルクス以下にする。

【0090】また、浸漬処理部150を遮光構造にすると同時に、前記実施の形態1と同様、Cu配線の電気化学的腐蝕反応が実質的に進行しない程度の低温に冷却した純水を浸漬槽に供給すれば、より効果的にCu配線の腐蝕を有効に防止することができる。

【0091】さらに、防蝕処理が終了したウエハ1を浸漬槽に一時保管せず、直ちに後洗浄処理部160へ搬送する場合には、防蝕処理部140から後洗浄処理部160へ至る途中の搬送経路を遮光構造にしたり、この搬送経路と後洗浄処理部160とを共に遮光構造にしたりしてもよい。また、防蝕処理が終了したウエハ1を浸漬槽に一時保管する場合でも、研磨処理部130以降の処理部、すなわち防蝕処理部140、浸漬処理部150および後洗浄処理部160の全体を遮光構造にしてもよい。

【0092】(実施の形態3) 図13は、本実施形態において、Cu配線の形成に用いる枚葉式のCMP装置200の概略図である。このCMP装置200は、表面にCu膜が形成されたウエハ1を複数枚収容するローダ220、Cu膜を研磨、平坦化して配線を形成する研磨処理部230、研磨が終了したウエハ1の表面を乾燥させる乾燥処理部240、ウエハ1を後洗浄する後洗浄処理部250および後洗浄が終了したウエハ1を複数枚収容するアンローダ260を備えている。

【0093】このCMP装置200を使ったCu配線形成プロセスでは、研磨処理部230において研磨処理に付されたウエハ1は、研磨処理の直後、すなわちその表面に残った研磨スラリ中の酸化剤による電気化学的腐蝕反応が開始される前に直ちに乾燥処理部240に搬送され、研磨スラリ中の水分が強制乾燥によって除去される。その後、ウエハ1は、乾燥状態が維持されたまま後洗浄処理部250に搬送され、後洗浄処理に付された後、純水リノンおよびスピンドライを経てアンローダ170に収容される。研磨処理部230での処理および後洗浄処理部250での処理は、前記実施の形態1と同様の手順で行われる。

【0094】本実施の形態によれば、研磨処理の直後から後洗浄が開始されるまでの間、ウエハ1の表面が乾燥状態に保たれるために、電気化学的腐蝕反応の開始が抑制され、これにより、Cu配線の腐蝕を有効に防止することが可能となる。

【0095】以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0096】前記実施の形態では、枚葉方式のCMP装置を使ったプロセスについて説明したが、これに限定されるものではなく、研磨、防蝕、浸漬および後洗浄の各処理をバッチ方式で処理(複数枚一括処理)するプロセスや、これらの処理の一部を枚葉方式で行い、他の一部

をバッチ方式进行る枚葉-バッチ混在プロセスなどに適用することもできる。

【0097】また、前記実施の形態では、Cu膜（またはCuを主要な成分とするCu合金膜など）をCMP法で研磨してCu配線を形成する場合について説明したが、これに限定されるものではなく、例えば絶縁膜に形成した凹溝とスルーホールとに同時にCu膜、W膜またはAl合金膜などのメタル層を埋め込んだ後、このメタル層をCMP法で研磨、平坦化して配線とプラグとを同時に形成する、いわゆるデュアルダマシンプロセスなど、一般に、パターンが形成されたウエハの表面側を研磨液の化学作用と機械的研磨とで処理することによって、メタルまたはメタルを主な構成要素とするメタル層の表面を研磨、平坦化するメタルCMPプロセスに広く適用することができる。

【0098】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0099】本発明によれば、CMP法を使って形成されるメタル配線やメタルプラグの腐蝕を確実に防止することができるので、特にCu配線を使った高速LSIの信頼性および製造歩留まりを向上させることができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1であるMOS-LSIの製造方法を示すウエハの要部断面図である。

【図2】本発明の実施の形態1であるMOS-LSIの製造方法を示すウエハの要部断面図である。

【図3】本発明の実施の形態1であるMOS-LSIの製造方法を示すウエハの要部断面図である。

【図4】本発明の実施の形態1であるMOS-LSIの製造方法を示すウエハの要部断面図である。

【図5】本発明の実施の形態1であるMOS-LSIの製造方法を示すウエハの要部断面図である。

【図6】本発明の実施の形態1であるMOS-LSIの製造方法を示すウエハの要部断面図である。

【図7】本発明の実施の形態1であるMOS-LSIの製造方法を示すウエハの要部断面図である。

【図8】本発明の実施の形態1で使用するCMP装置の全体構成図である。

【図9】本発明の実施の形態1で使用するCMP装置の研磨処理部を示す概略図である。

【図10】本発明の実施の形態1であるMOS-LSIの製造方法を示すウエハの要部断面図である。

【図11】本発明の実施の形態1であるMOS-LSIの製造方法を示すウエハの要部断面図である。

【図12】本発明の実施の形態2で使用するCMP装置の全体構成図である。

【図13】本発明の実施の形態3で使用するCMP装置の全体構成図である。

【図14】(a)は、pn接合の起電力発生機構を示すモデル図、(b)は、pn接合の光照射時と暗時のI-V特性を示すグラフである。

【図15】Cu配線の腐蝕発生機構を示すモデル図である。

【図16】電圧印加時におけるスラリ濃度(%)とCuのエッティング(溶出)速度との関係を示すグラフである。

【符号の説明】

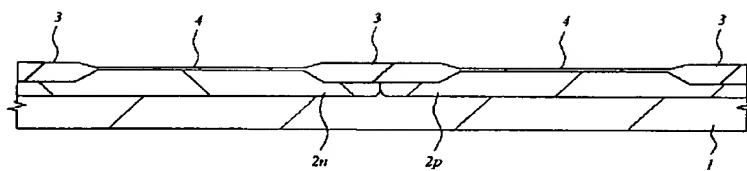
10	1 半導体基板 (ウエハ)
	2 n n型ウエル
	2 p p型ウエル
	3 フィールド酸化膜
	4 ゲート酸化膜
	5 ゲート電極
	6 n型半導体領域 (ソース、ドレイン)
	7 p型半導体領域 (ソース、ドレイン)
	8 酸化シリコン膜
	9. 10 コンタクトホール
20	11~16 W配線
	17 層間絶縁膜
	18~21 スルーホール
	22 プラグ
	23 酸化シリコン膜
	24~26 凹溝
	27 Cu膜
	28~30 Cu配線
	31 層間絶縁膜
	32~34 スルーホール
30	35 プラグ
	36 酸化シリコン膜
	37~39 凹溝
	40~42 Cu配線
	43 パッシベーション膜
	100 CMP装置
	101 筐体
	102 回転軸
	103 モータ
	104 研磨盤 (プラテン)
40	105 研磨パッド
	106 ウエハキャリア
	106a 回部
	107 駆動軸
	108 スラリ供給管
	109 ドレッサ
	110 駆動軸
	120 ローダ
	130 研磨処理部
	140 防触処理部
50	150 浸漬処理部

160 後洗净処理部
170 アンローダ
200 CMP装置
220 ローダ
230 研磨処理部
240 乾燥処理部

250 後洗净処理部
260 アンローダ
S 研磨スラリ
Q_n nチャネル型MISFET
Q_p pチャネル型MISFET

【図1】

図1



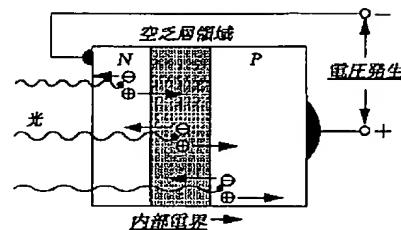
【図2】

図2

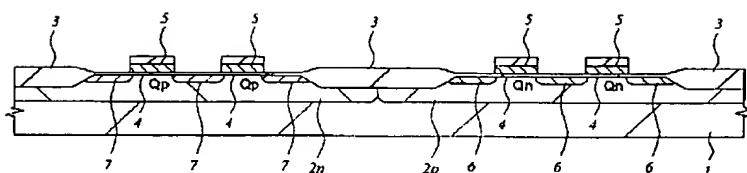
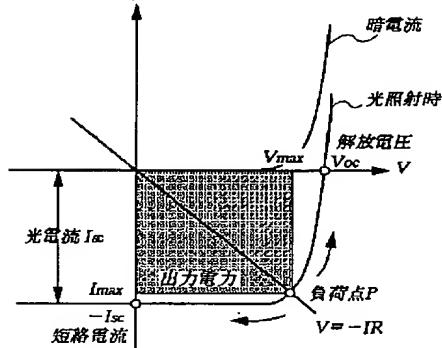
【図14】

図14

(a)

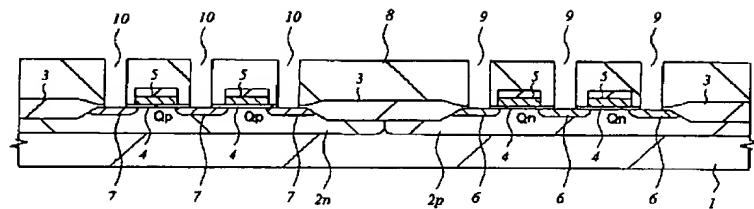


(b)



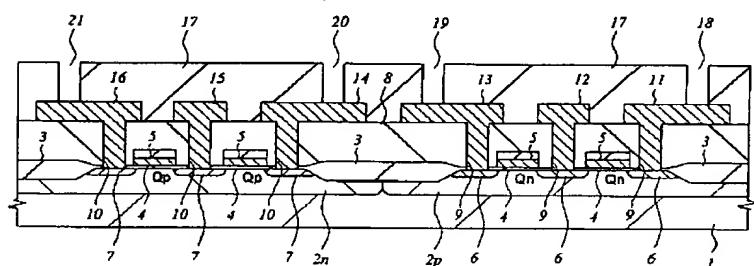
【図3】

図3



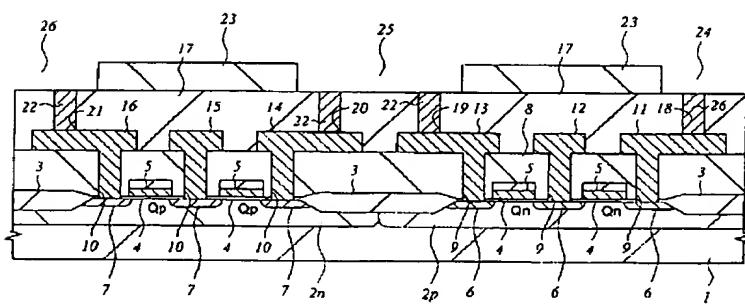
【図4】

図4



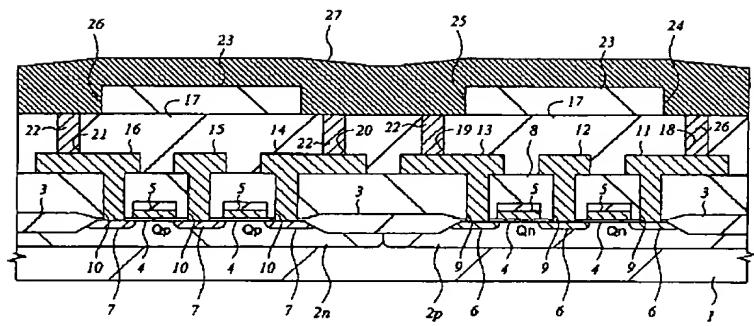
【図5】

図5



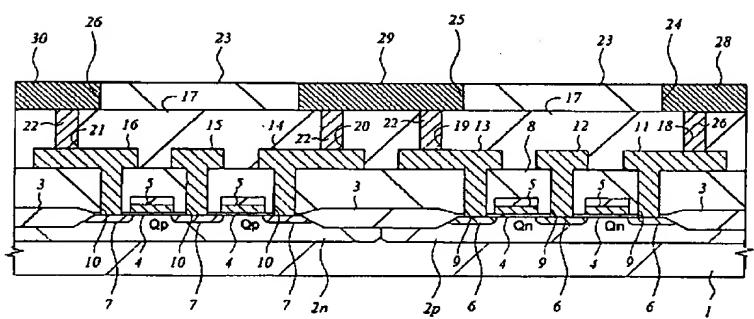
【図6】

図6



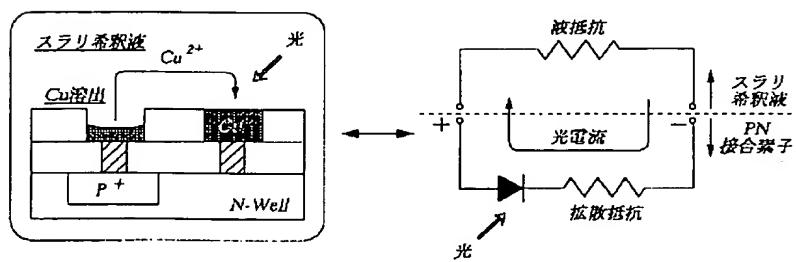
【図7】

図7



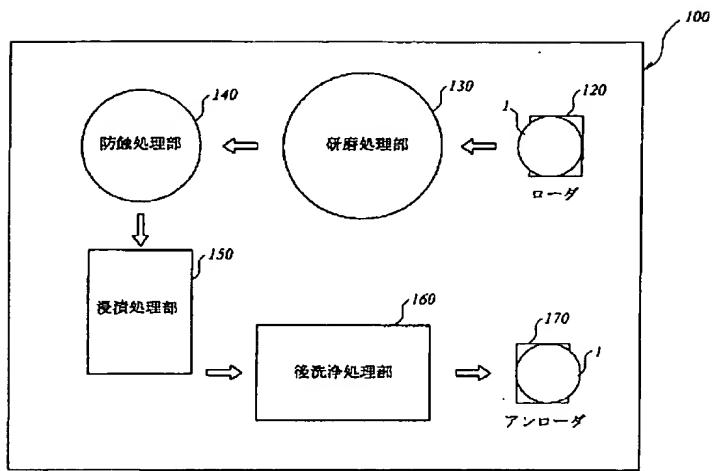
【図15】

図15



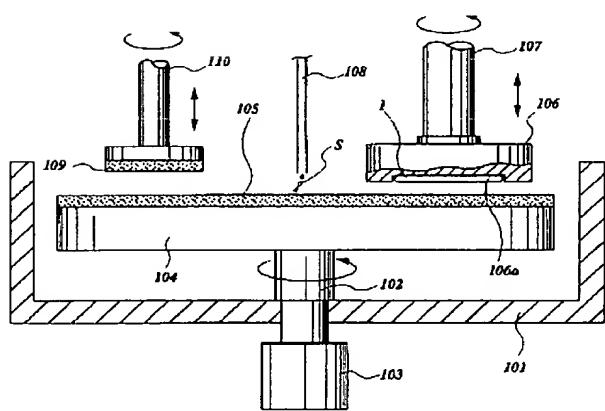
【図8】

図8



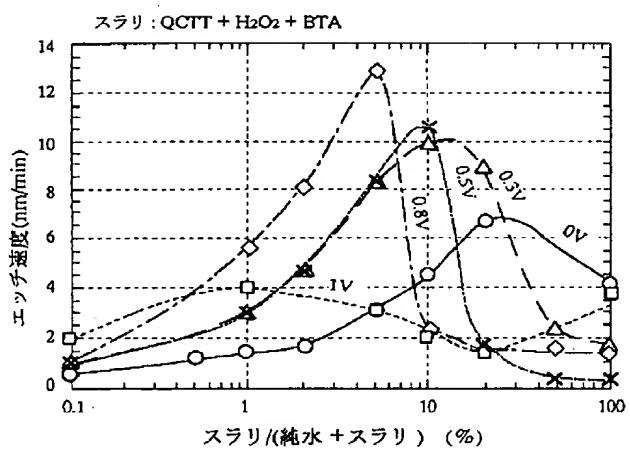
【図9】

図9



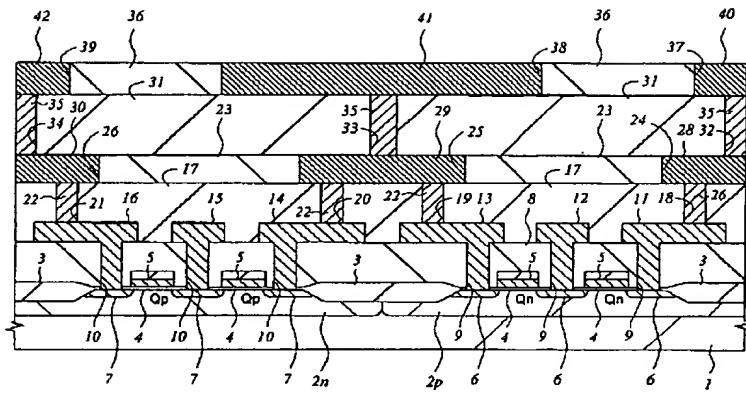
【図16】

図16



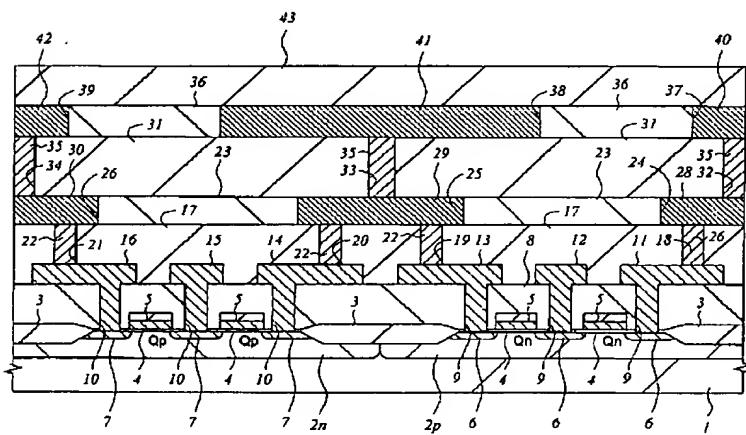
【図10】

図10



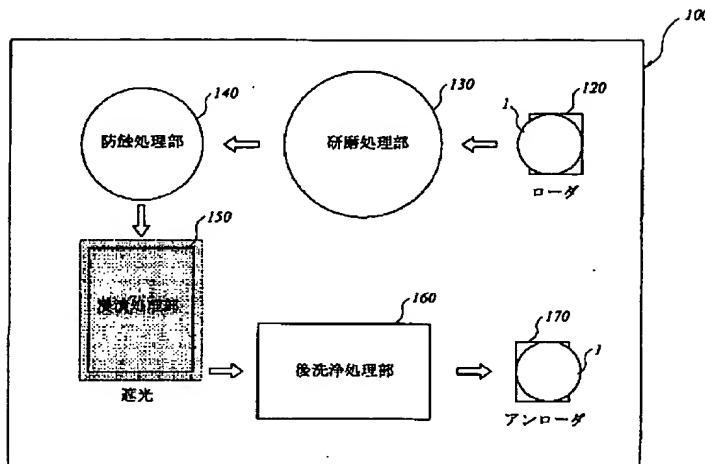
【図11】

図11



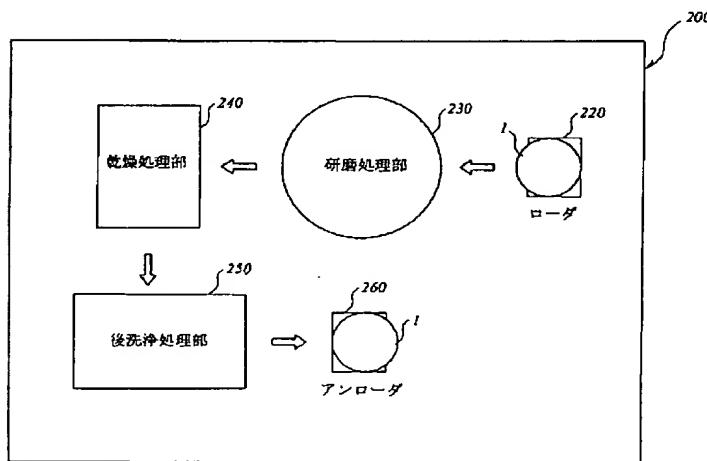
【図12】

図12



【図13】

図13



フロントページの続き

(72) 発明者 今井 俊則

東京都青梅市新町六丁目16番地の3 株式
会社日立製作所デバイス開発センタ内

(72) 発明者 山口 日出

東京都青梅市新町六丁目16番地の3 株式
会社日立製作所デバイス開発センタ内

(72) 発明者 大和田 伸郎

東京都青梅市新町六丁目16番地の3 株式
会社日立製作所デバイス開発センタ内

(72) 発明者 日野出 慶治

東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内

(72) 発明者 本間 喜夫

東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内

(72) 発明者 近藤 誠一

東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内

F ターム(参考) 5F033 AA02 AA04 AA05 AA24 AA66
AA67 AA71 AA73 BA17 BA44
EA19 EA25